

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-110755
 (43)Date of publication of application : 20.04.2001

(51)Int.CI. H01L 21/301
 H01L 21/304

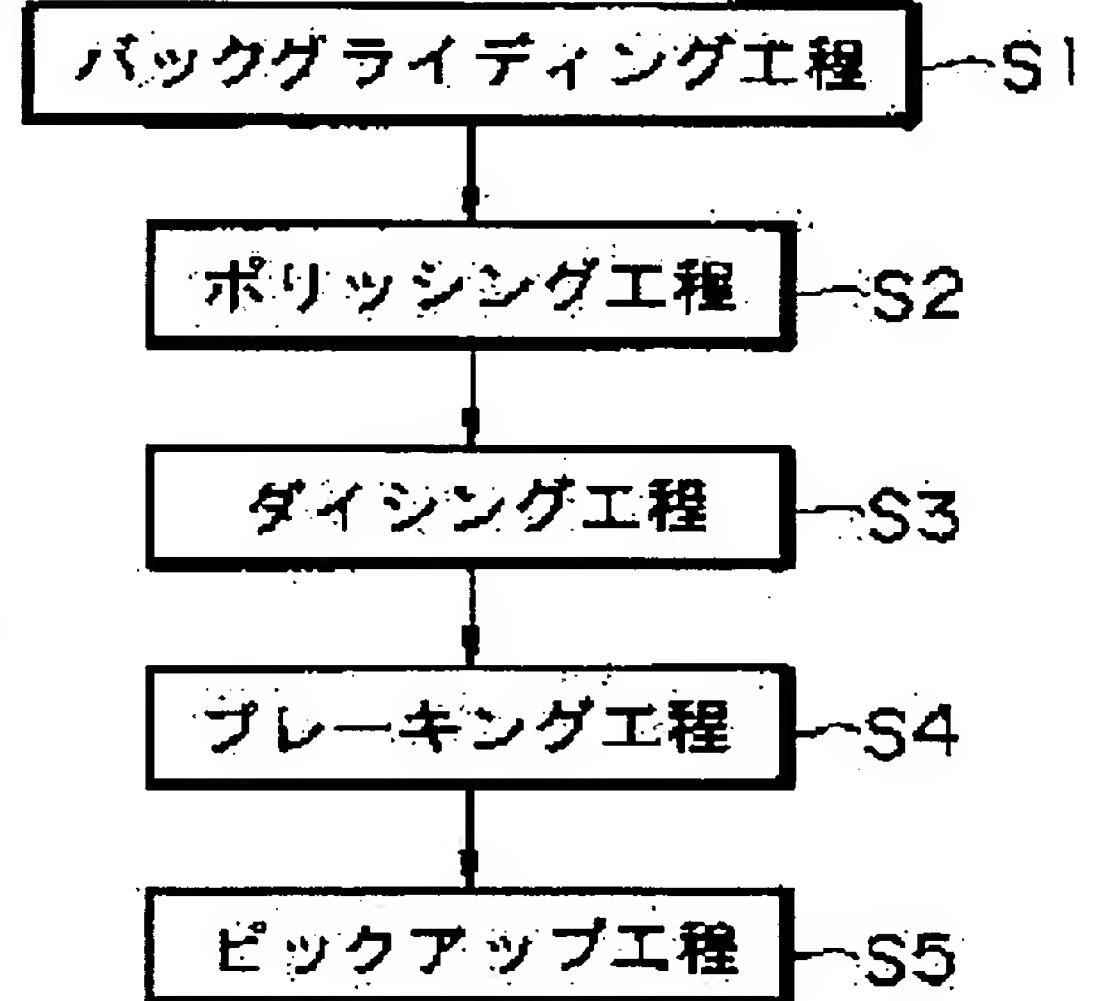
(21)Application number : 11-283139 (71)Applicant : TOKYO SEIMITSU CO LTD
 (22)Date of filing : 04.10.1999 (72)Inventor : ISHIKAWA TOSHIHIKO
 KATAGIRI YASUSHI

(54) METHOD OF MANUFACTURING SEMICONDUCTOR CHIP

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method by which an extremely thin semiconductor chip can be manufactured, without causing chipping.

SOLUTION: In a method for manufacturing a semiconductor chip, the thickness of a wafer carrying many chips formed on its front surface is first reduced to a prescribed value by grinding the rear surface of the wafer. Then broken layers made at the time of grinding the rear surface of the wafer, is removed by polishing or etching the rear surface. In addition, grooves having a prescribed depth are formed on the front surface of the wafer along streets formed between the chips. Thereafter, the wafer is divided into individual chips by cleaving the wafer along the grooves. Since the broken layers formed on the rear surface of the wafer are removed and the wafer is divided into the individual chips, by utilizing the cleavage of the wafer after the rear surface of the wafer is ground in this way, occurrence of chipping can be suppressed effectively.



LEGAL STATUS

[Date of request for examination]	25.10.2000
[Date of sending the examiner's decision of rejection]	15.05.2002
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	
[Date of final disposal for application]	
[Patent number]	
[Date of registration]	
[Number of appeal against examiner's decision of	

[rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-110755

(P2001-110755A)

(43) 公開日 平成13年4月20日 (2001.4.20)

(51) Int.Cl.⁷

H 01 L 21/301

21/304

識別記号

6 3 1

F I

H 01 L 21/304

21/78

テーマコード^{*} (参考)

6 3 1

Q

審査請求 有 請求項の数4 O L (全7頁)

(21) 出願番号

特願平11-283139

(22) 出願日

平成11年10月4日 (1999.10.4)

(71) 出願人 000151494

株式会社東京精密

東京都三鷹市下連雀9丁目7番1号

(72) 発明者 石川俊彦

東京都三鷹市下連雀9丁目7番1号 株式会社東京精密内

(72) 発明者 片桐恭

東京都三鷹市下連雀9丁目7番1号 株式会社東京精密内

(74) 代理人 100083116

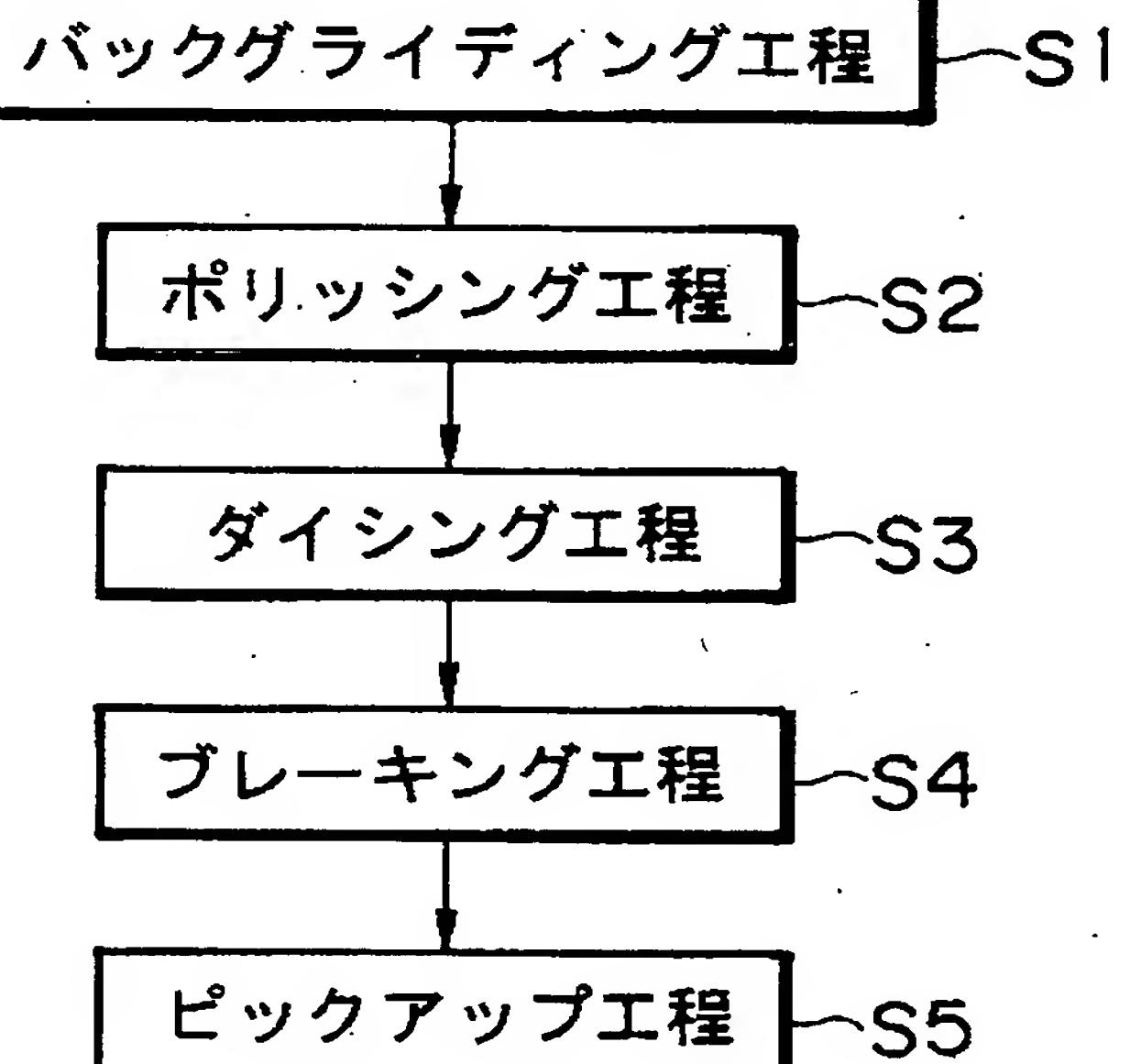
弁理士 松浦憲三

(54) 【発明の名称】 半導体チップ製造方法

(57) 【要約】

【課題】 チッピングを発生させることなく極薄状の半導体チップを製造することができる半導体チップ製造方法を提供する。

【解決手段】 まず、表面に多数のチップが形成されたウェーハの裏面を研削して、そのウェーハの厚さを所定の厚さに形成する。次に、ウェーハの裏面を研磨又はエッチングして裏面研削時に形成された破碎層を除去する。次に、各チップ間に形成されたストリートに沿ってウェーハの表面に所定深さの溝を形成する。そして、その溝に沿ってウェーハに割れ目を入れ、個々のチップに分割する。このように、裏面研削後に、ウェーハの裏面に形成されている破碎層を除去し、碧開を利用してウェーハを個々のチップに分割することによりチッピングの発生を効果的に抑制することができる。



【特許請求の範囲】

【請求項1】 表面上に多数のチップが形成されたウェーハの裏面を研削してウェーハの厚さを所定の厚さに形成し、

前記ウェーハの裏面を研磨又はエッティングして前記研削時に形成された破碎層を除去し、

各チップ間に形成されたストリートに沿って前記ウェーハの表面に所定深さの溝を形成し、

前記溝に沿って前記ウェーハに割れ目を入れて個々のチップに分割し、半導体チップを製造することを特徴とする半導体チップ製造方法。

【請求項2】 前記ストリートに沿ってウェーハの表面上に形成する溝は、ダイシングブレードで前記ウェーハの表面を所定深さ溝加工することにより形成することを特徴とする請求項1記載の半導体チップ製造方法。

【請求項3】 前記ストリートに沿ってウェーハの表面上に形成する溝は、スクライビングカッタでウェーハの表面に引っ搔き傷を入れて形成することを特徴とする請求項1記載の半導体チップ製造方法。

【請求項4】 前記ストリートに沿ってウェーハの表面上に形成する溝は、ダイシングブレードで前記ウェーハの表面を所定深さ溝加工した後、該溝の底面にスクライビングカッタで引っ搔き傷を入れて形成することを特徴とする請求項1記載の半導体チップ製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体チップ製造方法に係り、特に厚さが $200\mu m$ 以下の極薄状の半導体チップ製造方法に関する。

【0002】

【従来の技術】 一般に半導体チップは、シリコン等のウェーハの表面に所定の処理を施すことによって多数のチップを形成し、そのチップ間に形成されたストリートに沿ってウェーハをダイシング装置で切断することにより、個々のチップに分割して製造している。

【0003】 しかし、近年、スマートカードや携帯電話、ノートブックパソコン等の需要拡大に伴い、それらに組み込まれる半導体チップ自体の軽薄短小化が要求されるようになっている。

【0004】 このため、半導体チップは、ウェーハの表面上に多数のチップを形成した後、一旦、ウェーハの裏面を平面加工装置で研削し、薄型化してから、ダイシング装置で個々のチップに切断するようにしている。そして、この切断の際、ダイシング装置では薄型化されたウェーハをストリートに沿ってフルカット（ウェーハを完全に切削する加工方式）して、ウェーハを個々のチップに分割している。

【0005】

【発明が解決しようとする課題】 しかしながら、厚さが $200\mu m$ 以下の極薄化されたウェーハでは、裏面研削

時に形成された破碎層（加工変質層又はダメージ層ともいう）が、その後の工程におけるウェーハ破損の原因となっている。さらに、この極薄状のウェーハをダイシング装置でフルカットすると、チップ周辺のチッピング（欠け）、特に裏面のチッピング（欠け）により、チップ不良が生じるという欠点があった。

【0006】 本発明は、このような事情に鑑みてなされたもので、割れやチッピングを発生させることなく極薄状の半導体チップを製造することができる半導体チップ製造方法を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明は、前記目的を達成するために、表面に多数のチップが形成されたウェーハの裏面を研削してウェーハの厚さを所定の厚さに形成し、前記ウェーハの裏面を研磨又はエッティングして前記研削時に形成された破碎層を除去し、各チップ間に形成されたストリートに沿って前記ウェーハの表面に所定深さの溝を形成し、前記溝に沿って前記ウェーハに割れ目を入れて個々のチップに分割し、半導体チップを製造することを特徴とする。

【0008】 本発明によれば、まず、表面に多数のチップが形成されたウェーハの裏面を研削して、そのウェーハの厚さを所定の厚さに形成する。次に、ウェーハの裏面を研磨又はエッティングして前記裏面研削時に形成された破碎層を除去する。次に、各チップ間に形成されたストリートに沿ってウェーハの表面に所定深さの溝を形成する。そして、最後に前記溝に沿ってウェーハに割れ目を入れ、個々のチップに分割する。このように、裏面を研削したのち、裏面を研磨又はエッティングして裏面研削時に形成された破碎層を除去することにより、チップの強度が向上する。そして、このように破碎層を除去したウェーハを碧開を利用して個々のチップに分割することにより、割れや裏面チッピングの発生を効果的に抑制することができる。

【0009】

【発明の実施の形態】 以下添付図面に従って本発明に係る半導体チップ製造方法の好ましい実施の形態について詳説する。

【0010】 図1は、本発明に係る半導体チップ製造方法のフローチャートである。同図に示すように、表面上に多数のチップが形成されたウェーハWは、バックグラインディング工程（ステップS1）→ポリッシング工程（ステップS2）→ダイシング工程（ステップS3）→ブレーキング工程（ステップS4）→ピックアップ工程（ステップS5）を経て個々のチップに形成される。

【0011】 バックグラインディング工程（ステップS1）は、表面に多数のチップが形成されたウェーハWの裏面を研削して、そのウェーハWを所定の厚さに形成する工程である。

【0012】 このバックグラインディング工程は、図2

に示すように、ウェーハWの表面（チップが形成されている面）側をチャックテーブル10で吸着保持して回転させ、その回転するウェーハWの裏面に回転する砥石12を押し当てることによりウェーハWの裏面を研削する。

【0013】なお、図3に示すように、加工に際してウェーハWは、その表面に形成されたチップC、C、…を保護するために、表面に保護テープ14が貼付される。これにより、ウェーハWの表面をチャックテーブル10で吸着保持することによる、チップC、C、…の汚れや破損を防止できる。

【0014】ポリッシング工程（ステップS2）は、ウェーハWの裏面を研磨して、前記裏面研削時にウェーハWの裏面に形成された破碎層を除去する工程である。

【0015】このポリッシング工程は、図4に示すように、ウェーハWの表面側をチャックテーブル20で吸着保持して回転させ、その回転するウェーハWの裏面にノズル22から研磨液24を供給しながら回転する研磨パッド26を押し当てることによりウェーハWの裏面を研磨する。

【0016】なお、このポリッシング工程においてもウェーハWは、その表面に形成されたチップC、C、…を保護するために、表面に保護テープ14を貼付した状態で加工される。

【0017】ダイシング工程（ステップS3）は、各チップC、C、…間に形成されたストリートSに沿ってウェーハの表面に所定深さの溝を形成する工程である。

【0018】このダイシング工程は、図5に示すように、高速回転するスピンドル30の先端に取り付けられた極薄外周刃（ダイシングブレード）32によってストリートSに沿ってウェーハWに切溝を加工する。すなわち、ここではウェーハWを完全に切断することはせず、図6に示すように、ストリートSに沿った所定深さの切溝Gのみを加工する。

【0019】なお、図5に示すように、ウェーハWはウェーハフレーム34にマウントされた状態で加工される。このウェーハフレーム34は枠状に形成されており、内周部にウェーハシート36が貼付されている。ウェーハシート36は粘着性樹脂テープであり、ウェーハWは、このウェーハシート36に裏面を貼り付けることによってウェーハフレーム34にマウントされる。

【0020】なお、ウェーハWの表面には、前記バックグラインディング工程（ステップS1）及びポリッシング工程（ステップS2）で使用された保護テープ14が貼付されているので、この保護テープ14を表面から剥がした状態で切溝Gの加工を行う。

【0021】ブレーキング工程（ステップS4）は、前記ダイシング工程でウェーハWの表面に形成した切溝に沿ってウェーハWに割れ目を入れ、個々のチップC、C、…に分割する工程である。

【0022】このブレーキング工程は、図7に示すように、ウェーハフレーム34に保持されたウェーハWの裏面にゴムローラ40を当接し、そのゴムローラ40をウェーハWに沿って走行させることにより、ウェーハWを個々のチップCに分割する。すなわち、ウェーハWは、その裏面側からゴムローラ40によって押圧されると、図8に示すように先に形成した切溝Gに沿って割れ目が進展するので、これによってウェーハWが個々のチップCに分割される。すなわち、ここでは碧開を利用してウェーハWを個々のチップC、C、…に分割する。

【0023】なお、碧開は、ウェーハの結晶軸方向によって定まる碧開面で起こるため、チッピングの少ないきれいな面で分割される。

【0024】ピックアップ工程（ステップS5）は、前記ブレーキング工程で個々に分割されたチップC、C、…をウェーハフレーム34から回収する工程である。

【0025】このピックアップ工程では、まず、ウェーハフレーム34の裏面側から紫外線光を照射する。これにより、個々のチップC、C、…が貼り付けられているウェーハシート36の粘着剤が硬化し、個々のチップCの回収が可能になる。次に、図9に示すように、吸着パッド50でチップCを1個ずつ回収し、図示しないトレーに再配列させる。なお、この際、チップCは良品のみをピックアップして回収する。

【0026】以上説明したように、本実施の形態の半導体チップ製造方法では、裏面を研削して薄型化させたウェーハWに対して、裏面を研磨することにより、裏面研削時に形成された破碎層を除去し、その後、碧開を利用して個々のチップC、C、…に分割している。このように、裏面を研削して薄型化させたウェーハWに対して、裏面を研磨して破碎層を除去することにより、チップ自身の強度を上げることができる。また、このように破碎層を除去したウェーハWに対して碧開を利用して、チップ状に分割することにより、裏面に生じるチッピングを効果的に防止することができる。

【0027】特に、バックグラインディング工程でウェーハ厚を200μm以下まで加工した場合には、ダイシング工程でウェーハWをフルカットすると、チップに生じる割れや欠けが顕著になるが、本実施の形態のように破碎層を除去した上で碧開を利用してチップ状にすることにより、チップに生じる割れや欠けを効果的に防止することができる。

【0028】なお、本実施の形態では、破碎層を除去する方法としてポリッシング、すなわち、ウェーハWの裏面を研磨する方法を採用しているが、エッティングにより除去するようにしてもよい。このエッティング工程は、ウェーハWの表面側をチャックテーブルで吸着保持して回転させ、その回転するウェーハWの裏面にノズルからエッティング液を供給して、ウェーハWの裏面をエッティングする（いわゆるスピニエッティング）。

【0029】また、本実施の形態では、ウェーハWにストリートSに沿った切溝Gを加工する方法として極薄外周刃（ダイシングブレード）32、すなわちダイシング手段を利用しているが、スクライビング手段を使用してもよい。このスクライビング手段は、図10に示すように、ダイヤモンドポイントカッタ60などでストリートSに沿ってウェーハWの表面に引っ搔き傷を入れて所定深さの溝を形成するとともに、集中応力により内部に歪を発生させて碧開しやすくするものである。このスクライビング手段を使用する場合は、乾式加工でしかも安価な装置で製造工程を構成することができる。

【0030】なお、ウェーハWのストリートにテストパターン等が部分的に形成されている品種では、スクライビング手段のカッターでは、この部分の内部に応力歪を十分に発生させることができず、うまく碧開できない場合がある。このような場合には、まずダイシング手段のダイシングブレードでストリート表面に浅い溝を形成したあと、この溝の底面をスクライビング手段のスクライビングカッタで引っ搔き傷を入れることにより、後のブレーキング工程できれいに碧開することができる。

【0031】さらに、本実施の形態では、ウェーハWから個々のチップに分割する方法として、ウェーハWの裏面側からゴムローラ50を当接し、走行させる方法を採用しているが、この他、ウェーハWが貼り付けられているウェーハシート36を横方向に割れ目を進展させる方法や、ウェーハWの裏面側からチップCを1個ずつ突き上げて割れ目を進展させる方法など、様々な方法を採用することができる。

【0032】また、本実施の形態では、ウェーハWの洗浄については述べていないが、各工程間において、ウェーハWを搬送する際は、ウェーハWを洗浄、乾燥させた

状態で搬送することが好ましい。

【0033】

【発明の効果】以上説明したように、本発明に係る半導体チップ製造方法によれば、裏面を研削したのち、ウェーハの裏面を研磨又はエッティングして裏面研削時に形成された破碎層を除去することにより、チップの強度が向上する。また、このように破碎層を除去したウェーハに対して碧開を利用して個々のチップに分割することにより、割れや欠けの発生を効果的に抑制することができる。

【図面の簡単な説明】

【図1】本発明に係る半導体チップ製造方法のフローチャート

【図2】バックグライディング工程の説明図

【図3】ウェーハの表面に貼付される保護テープの構成を示す斜視図

【図4】ポリッシング工程の説明図

【図5】ダイシング工程の説明図

【図6】ダイシング工程の説明図

【図7】ブレーキング工程の説明図

【図8】ブレーキング工程の説明図

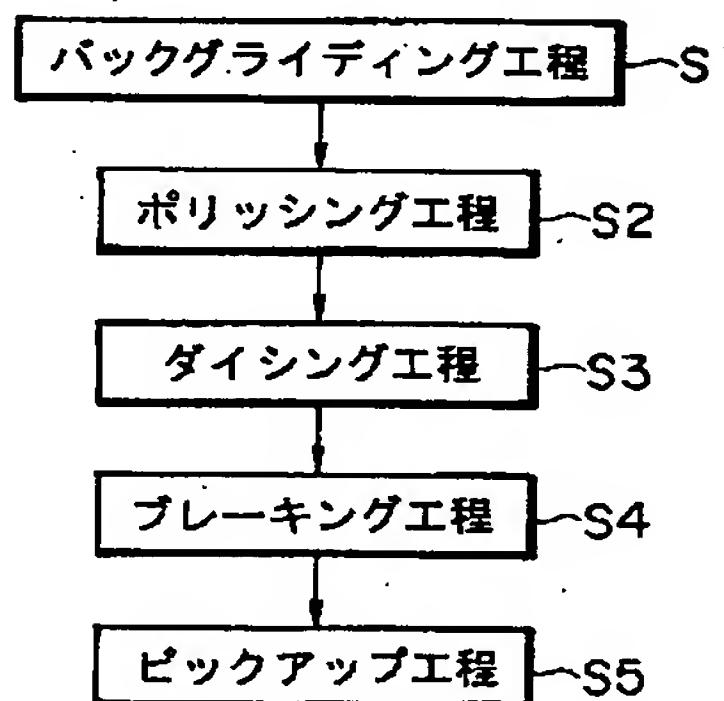
【図9】ピックアップ工程の説明図

【図10】スクライビング工程の説明図

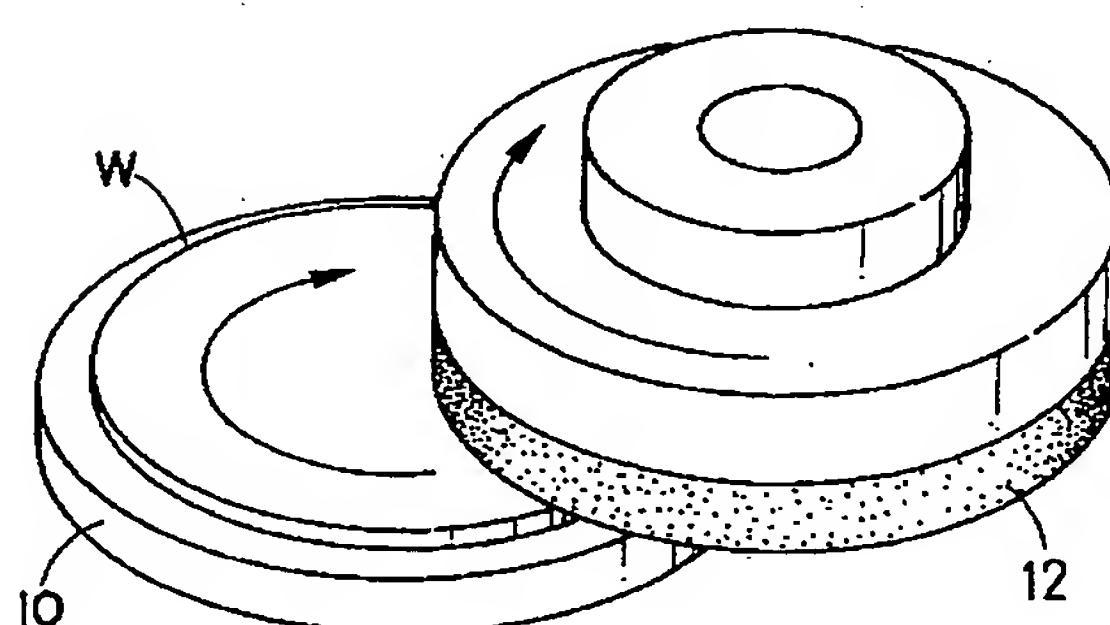
【符号の説明】

10…チャックテーブル、12…砥石、14…保護テープ、20…チャックテーブル、24…研磨液、26…研磨パッド、32…極薄外周刃（ダイシングブレード）、34…ウェーハフレーム、36…ウェーハシート、40…ゴムローラ、50…吸着パッド、60…ダイヤモンドポイントカッタ（スクライビングカッタ）、W…ウェーハ、C…チップ、G…切溝、S…ストリート

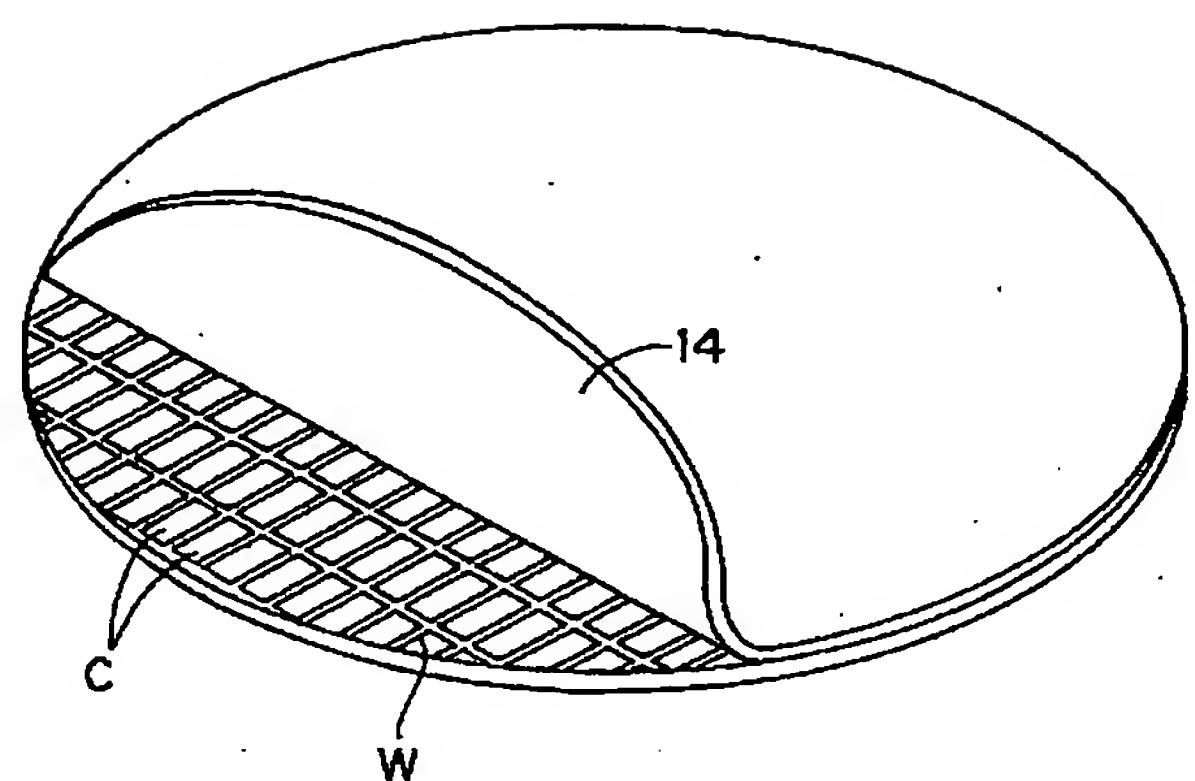
【図1】



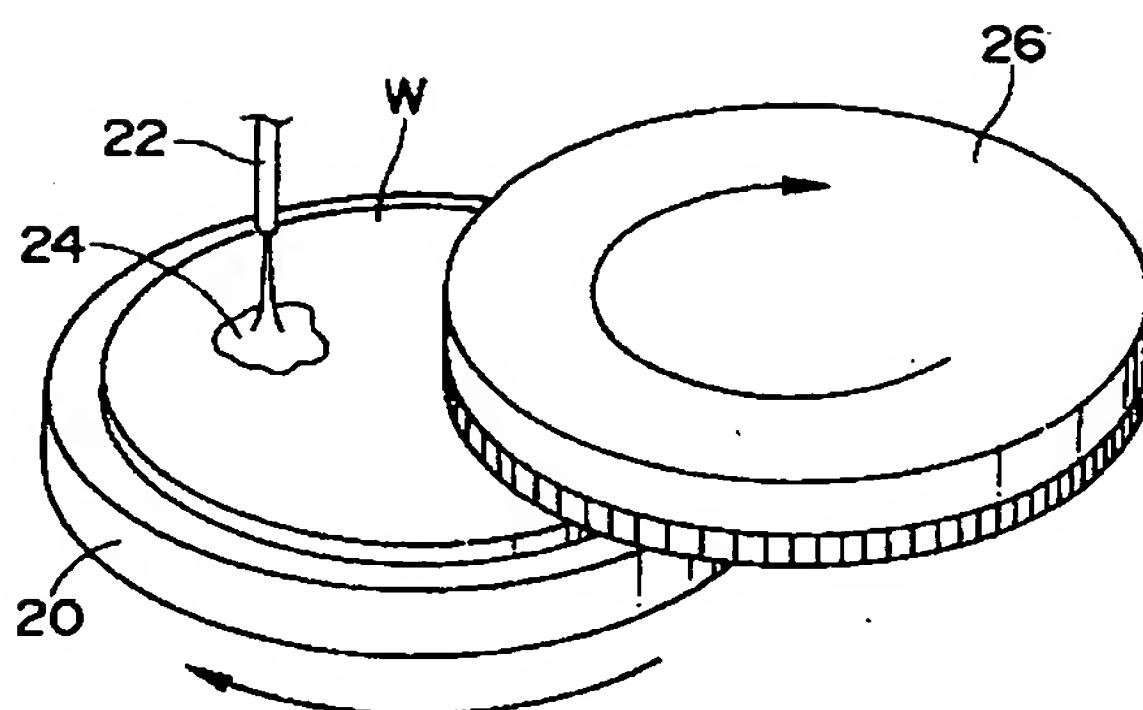
【図2】



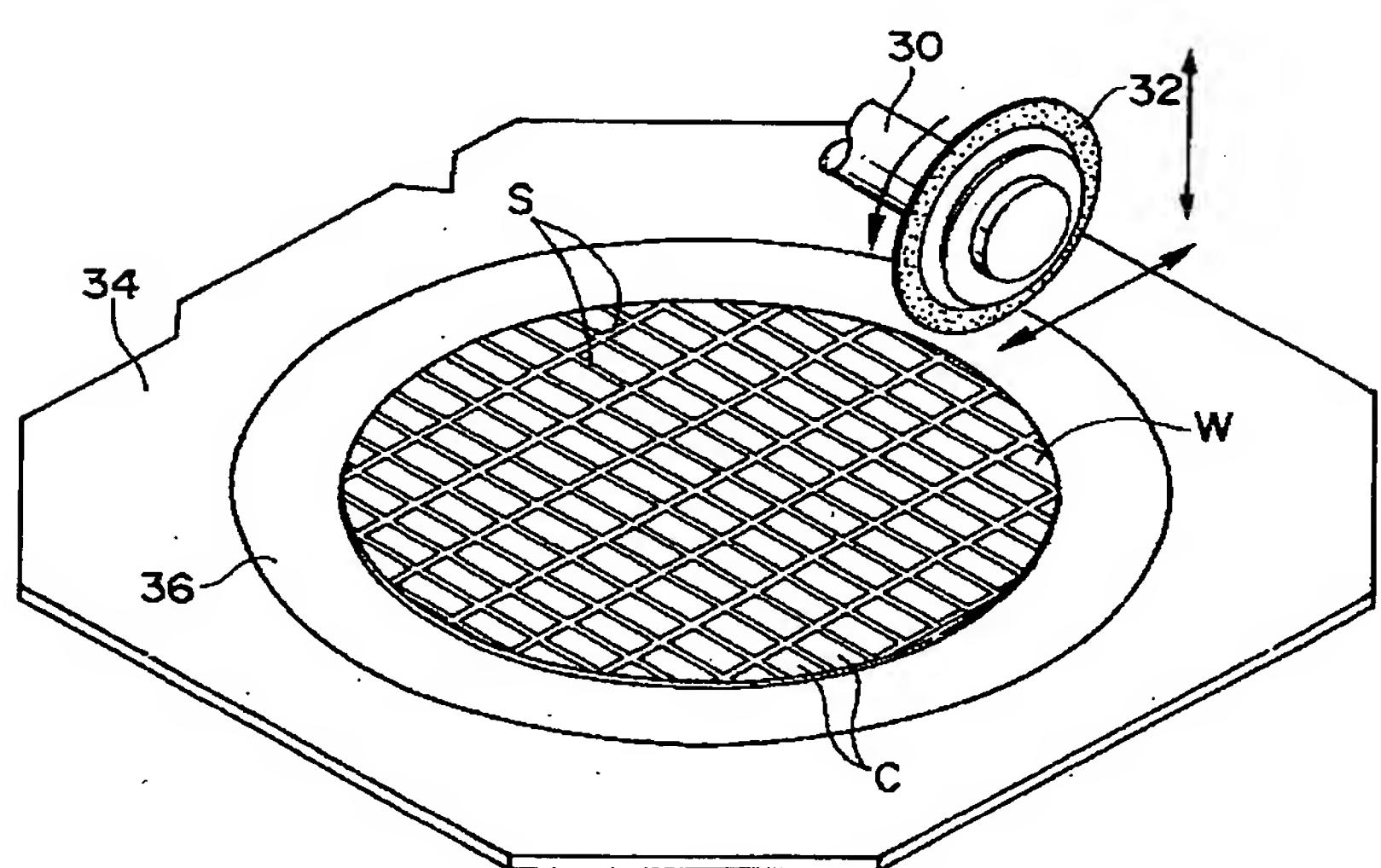
【図3】



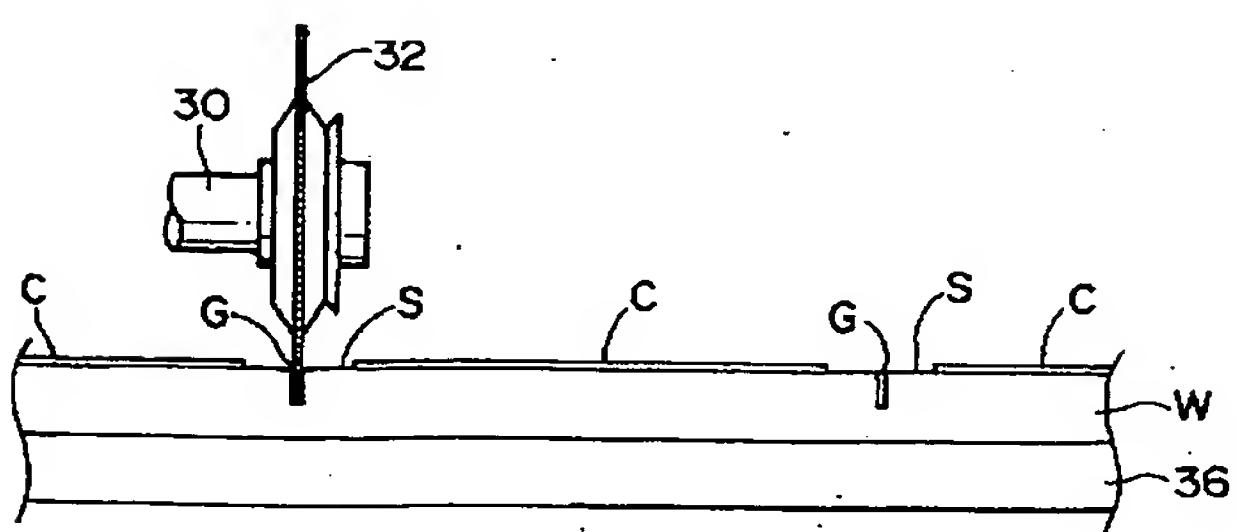
【図4】



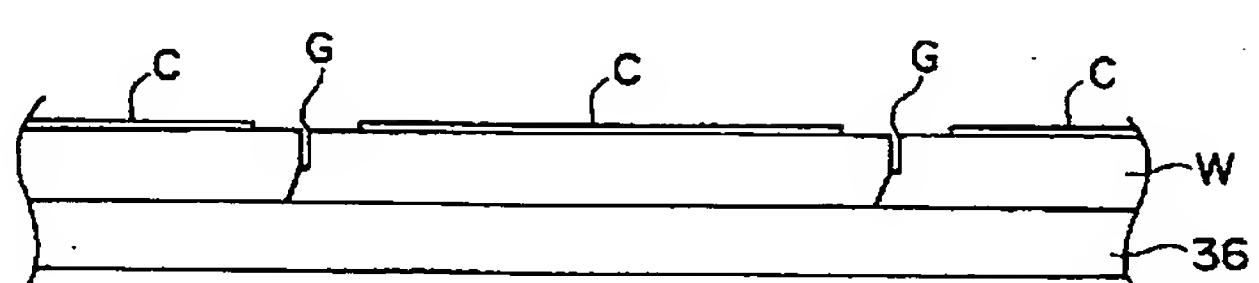
【図5】



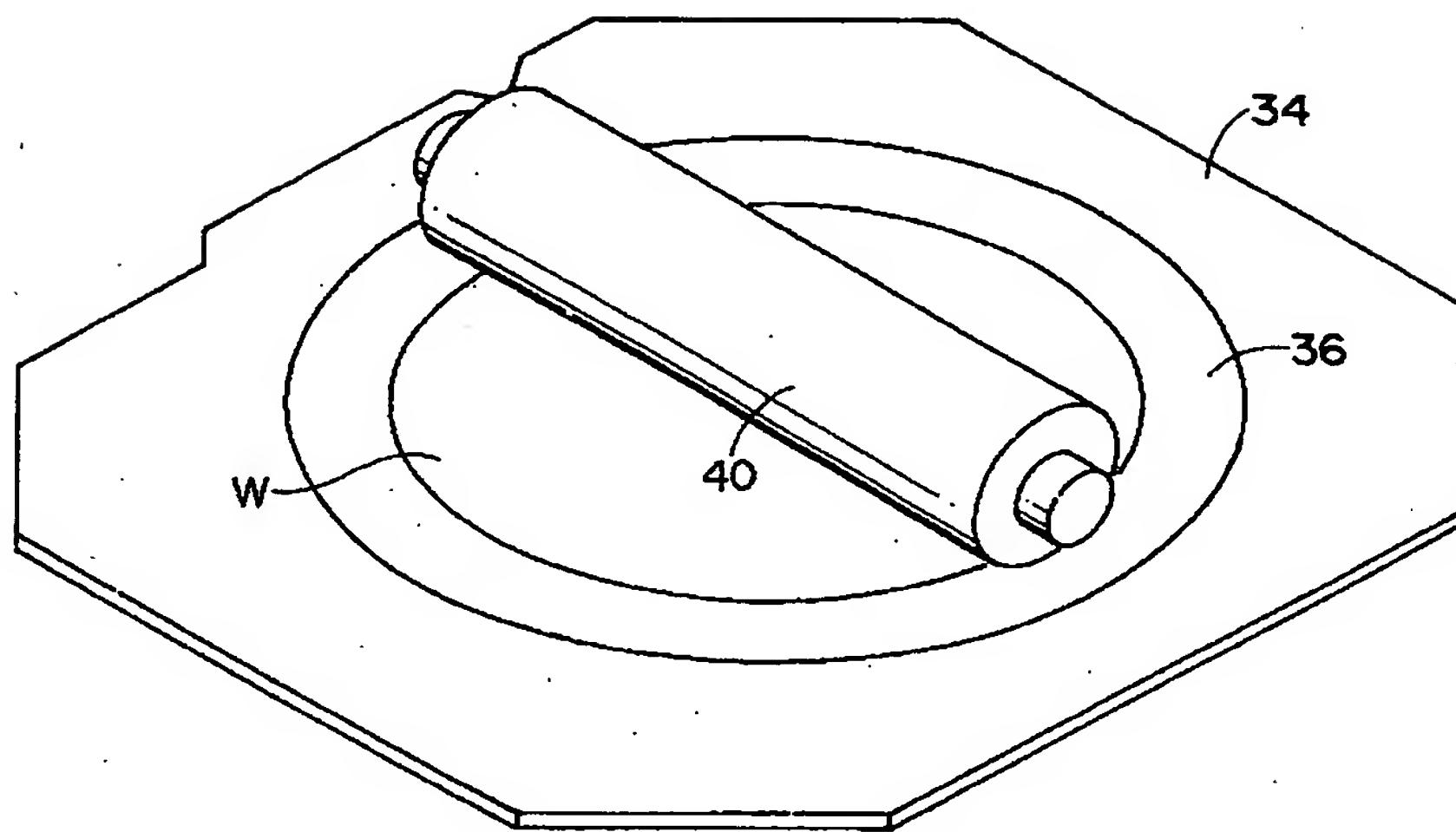
【図6】



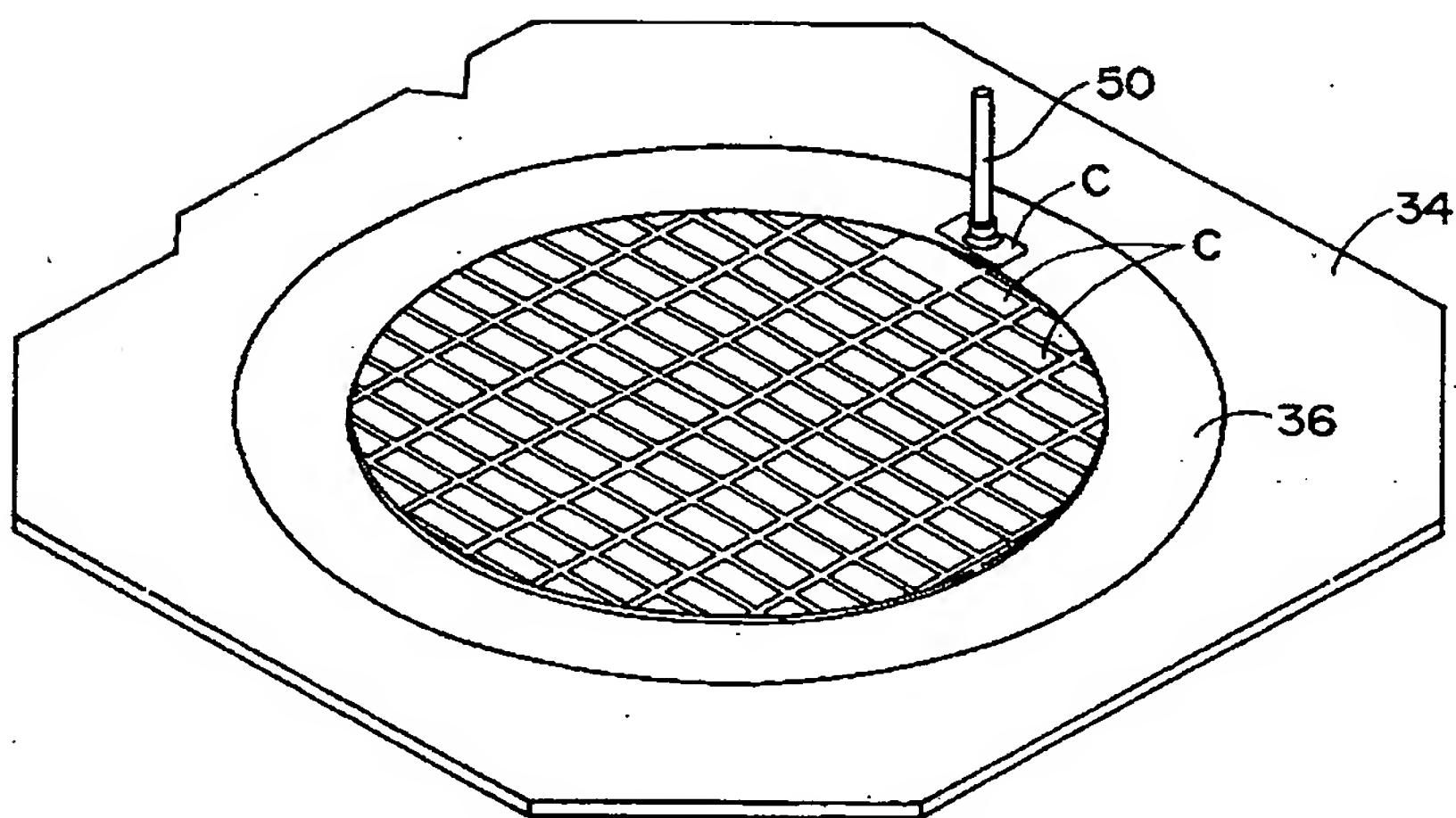
【図8】



【図7】



【図9】



【図10】

